

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

[Handwritten signature]

2-26-02 15
THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEES FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of :
Tadahiko SAKAI et al. :
Serial No. NEW : Attn: APPLICATION BRANCH
Filed October 16, 2001 : Attorney Docket No. 2001_1456A



SEMICONDUCTOR DEVICE, METHOD
OF MANUFACTURING THE DEVICE AND
METHOD OF MOUNTING THE DEVICE

CLAIM OF PRIORITY UNDER 35 USC 119

Assistant Commissioner for Patents,
Washington, DC 20231

Sir:

Applicants in the above-entitled application hereby claim the dates of priority under the International Convention of Japanese Patent Application No. 2000-320619, filed October 20, 2000, and Japanese Patent Application No. 2000-335492, filed November 2, 2000, as acknowledged in the Declaration of this application.

Certified copies of said Japanese Patent Applications are submitted herewith.

Respectfully submitted,

Tadahiko SAKAI et al.

By *Charles R. Watts*
Charles R. Watts
Registration No. 33,142
Attorney for Applicants

CRW/asd
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
October 16, 2001

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年10月20日

出 願 番 号

Application Number:

特願2000-320619

出 願 人

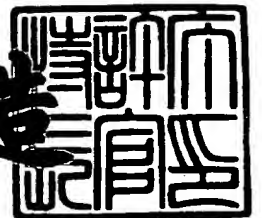
Applicant(s):

松下電器産業株式会社

2001年 8月31日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3080898

【書類名】 特許願

【整理番号】 2913021018

【提出日】 平成12年10月20日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 境 忠彦

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 大園 満

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 前田 憲

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 半導体装置および半導体装置の製造方法ならびに半導体装置の実装方法

【特許請求の範囲】

【請求項 1】 外部接続用の電極が形成された電極形成面を有する半導体素子と、この半導体素子のサイズよりも大きく半導体素子の前記電極形成面の裏面の中央部のみと局部的に接着材により接合されたハンドリング用の保持部とを備えたことを特徴とする半導体装置。

【請求項 2】 前記保持部の厚み寸法は、前記半導体素子の厚み寸法よりも大きいことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記保持部の半導体素子との接合面の裏面は、半導体装置の識別情報の印加面となっていることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 半導体素子の外部接続用の電極が形成された電極形成面の裏面にハンドリング用の保持部を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面の中央部のみを局部的に接着材によりハンドリング用の保持部に接合する接合工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 5】 前記接合工程において、半導体ウェハ状態の複数の半導体素子を一括して保持部に接合することを特徴とする請求項 4 記載の半導体装置の製造方法。

【請求項 6】 前記接合工程において半導体ウェハから切り出された個片状態の半導体素子を個別に保持部に接合することを特徴とする請求項 4 記載の半導体装置の製造方法。

【請求項 7】 外部接続用の電極が形成された半導体素子と、この半導体素子のサイズよりも大きく半導体素子の前記電極形成面の裏面の中央部のみと局部的に接着材により接合されたハンドリング用の保持部とを備えた半導体装置をワークに実装する半導体装置の実装方法であって、半導体装置を前記ワークへ搭載する際のハンドリングにおいて前記保持部を保持することを特徴とする半導体装置の

実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体素子の電極形成面の裏面に接着材により接合されたハンドリング用の保持部を備えた半導体装置および半導体装置の製造方法ならびに半導体装置の実装方法に関するものである。

【0002】

【従来の技術】

電子機器の基板などに実装される半導体装置は、ウェハ状態で回路パターン形成が行われた半導体素子にリードフレームのピンや金属バンプなどを接続するとともに樹脂などで封止するパッケージング工程を経て製造されている。最近の電子機器の小型化に伴って半導体装置の小型化も進み、中でも半導体素子を薄くする取り組みが活発に行われている。

【0003】

薄化された半導体素子は外力に対する強度が弱くハンドリング時のダメージを受けやすいことから、従来より薄化された半導体素子を用いた半導体装置は、半導体素子を補強のための樹脂層で封止する構造が一般的である。

【0004】

【発明が解決しようとする課題】

しかしながら、薄い半導体素子の表面に樹脂層を形成する工程においては、樹脂層形成時の硬化収縮による半導体素子の反りや割れなどの不具合が発生しやすいものであった。この問題は半導体素子が薄化するほど顕著となり、 $100\mu\text{m}$ 以下の極薄の半導体素子では樹脂封止することすら困難な状況となる。

【0005】

そこで本発明は、薄化された半導体素子の取り扱いが簡単な半導体装置および半導体装置の製造方法ならびに半導体装置の実装方法を提供することを目的とする。

【0006】

【課題を解決するための手段】

請求項 1 記載の半導体装置は、外部接続用の電極が形成された電極形成面を有する半導体素子と、この半導体素子のサイズよりも大きく半導体素子の前記電極形成面の裏面の中央部のみと局部的に接着材により接合されたハンドリング用の保持部とを備えた。

【0007】

請求項 2 記載の半導体装置は、請求項 1 記載の半導体装置であって、前記保持部の厚み寸法は、前記半導体素子の厚み寸法よりも大きい。

【0008】

請求項 3 記載の半導体装置は、請求項 1 記載の半導体装置であって、前記保持部の半導体素子との接合面の裏面は、半導体装置の識別情報の印加面となっている。

【0009】

請求項 4 記載の半導体装置の製造方法は、半導体素子の外部接続用の電極が形成された電極形成面の裏面にハンドリング用の保持部を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面の中央部のみを局部的に接着材によりハンドリング用の保持部に接合する接合工程とを含む。

【0010】

請求項 5 記載の半導体装置の製造方法は、請求項 4 記載の半導体装置の製造方法であって、前記接合工程において、半導体ウェハ状態の複数の半導体素子を一括して保持部に接合する。

【0011】

請求項 6 記載の半導体装置の製造方法は、請求項 4 記載の半導体装置の製造方法であって、前記接合工程において半導体ウェハから切り出された個片状態の半導体素子を個別に保持部に接合する。

【0012】

請求項 7 記載の半導体装置の実装方法は、外部接続用の電極が形成された半導

体素子と、この半導体素子のサイズよりも大きく半導体素子の前記電極形成面の裏面の中央部のみと局部的に接着材により接合されたハンドリング用の保持部とを備えた半導体装置をワークに実装する半導体装置の実装方法であって、半導体装置を前記ワークへ搭載する際のハンドリングにおいて前記保持部を保持する。

【 0 0 1 3 】

本発明によれば、半導体装置を半導体素子の電極形成面の裏面にハンドリング用の保持部を接着材により接合された構成とし、保持部は半導体素子のサイズよりも大きくかつ半導体素子の中央部のみと局部的に接合された構造とすることにより、薄化された半導体素子の取り扱いが容易で実装後の信頼性が高い半導体装置および半導体装置の製造方法ならびに半導体装置の実装方法を実現することができる。

【 0 0 1 4 】

【発明の実施の形態】

(実施の形態 1)

図 1、図 2 は本発明の実施の形態 1 の半導体装置の製造方法の工程説明図、図 3 は本発明の実施の形態 1 の半導体装置の斜視図、図 4 は本発明の実施の形態 1 の半導体装置の実装方法の説明図である。なお、図 1、図 2 は半導体装置の製造方法を工程順に示している。

【 0 0 1 5 】

図 1 (a) において、1 は複数の半導体素子が形成された半導体ウェハである。半導体ウェハ 1 の上面には、外部接続用の電極であるバンプ 2 が形成されている。図 1 (b) に示すように、半導体ウェハ 1 の上面のバンプ形成面（電極形成面）にはシート 3 が貼着され、シート 3 によって補強された状態で電極形成面の裏面の薄化加工が行われる。薄化加工手段としては、砥石を用いた研磨装置や、ドライエッチング装置によるエッチング、さらには薬液の化学反応を利用してエッチングを行うものがある。これにより、半導体ウェハ 1 は約 $50\mu\text{m}$ の厚さまで薄化される。

【 0 0 1 6 】

次に、薄化された半導体ウェハ 1 の下面へのバンパ板 4 の貼着が行われる。す

なわち、図 1 (c) に示すように、樹脂やセラミックあるいは金属などの材質を板状に形成したバンパ板 4 の上面には、半導体ウェハ 1 における半導体素子の区画に対応した位置に接着材 5 が塗布される。ここで、接着材 5 は半導体素子の中央部に対応した位置のみに塗布され、接着材 5 としては、バンパ板 4 の材質よりも弾性係数が小さい樹脂が用いられる。

【 0 0 1 7 】

次にこの接着材 5 の塗布面に対して、薄化された半導体ウェハ 1 を貼着する。このバンパ板 4 は、各半導体素子毎に切り分けられて半導体装置を形成した状態で、半導体装置のハンドリング用の保持部として機能すると共に、半導体素子を外力や衝撃から保護するバンパとしての役割をも有するものである。このため半導体素子よりも曲げ剛性が大きいことが求められることから、十分な厚さを有するものとなっている。この後、図 1 (d) に示すように、半導体ウェハ 1 貼着後のバンパ板 4 の下面には、ダイシング工程における補強用のシート 6 が貼着され、シート 3 が電極形成面から剥離される。

【 0 0 1 8 】

次いで、シート 6 によって補強されたバンパ板 4 および半導体ウェハ 1 はダイシング工程に送られる。ここでは、図 2 (a) に示すようにバンパ板 4 と半導体ウェハ 1 とを異なるダイシング幅で切り分ける 2 段ダイシングが行われる。すなわち半導体ウェハ 1 はダイシング幅 b_1 で切り分けられて個片の半導体素子 1' に分割され、バンパ板 4 は b_1 よりも狭いダイシング幅 b_2 で切り分けられて個片のバンパ部材 4' となる。

【 0 0 1 9 】

そして、接着材 5 によって半導体素子 1' と接着されたバンパ部材 4' をシート 6 から剥離することにより、図 2 (b) に示すように個片の半導体装置 7 が完成する。この半導体装置 7 は、外部接続用の電極であるバンプ 2 が形成された半導体素子 1' と、この半導体素子 1' の電極形成面の裏面に接着材 5 により接合されたハンドリング用の保持部としてのバンパ部材 4' とを備えた構成となっており、バンパ部材 4' のサイズ B_2 は半導体素子 1' のサイズ B_1 よりも大きく、その外周端は、半導体素子 1' の外周端よりも外側に突出している。バンパ部

材 4' は半導体素子 1' の中央部のみと接着材 5 によって局部的に接合された構造となっている。半導体素子 1' の外端部は、バンパ部材 4' に対して自由端となっており、熱膨張で半導体素子 1' とバンパ部材 4' のサイズが変化しても半導体装置 7 が反る心配がない。

【 0 0 2 0 】

図 3 に示すように、バンパ部材 4' の上面には、従来の樹脂封止型の電子部品の上面と同様に、識別情報としての部品コード 8 が印字されており、コーナ部には実装時の方向を特定する極性マーク 9 が形成されている。すなわち、バンパ部材 4' の半導体素子 1' との接合面の裏面は、識別情報の印加面となっている。この後、個片の半導体装置 7 を上下反転してバンパ部材 4' を上面側にし、電子部品供給用のテープに保持させるテーピング処理を行う。これにより、半導体装置 7 は、電子部品実装装置による実装が可能な状態となる。

【 0 0 2 1 】

本発明者らは、半導体素子 1' の代わりに、厚さ 5 0 μ m のシリコンの板を用いて半導体装置のダミーを製作し、高さ 1 m の所からの落下試験を行った。その結果、シリコンの板には割れ等の損傷は全く発生しなかった。これにより、本発明の半導体装置は、通常の電子部品と同等に取り扱っても全く問題がないことが確認された。さらに、半導体素子 1' の中央部に接着材 5 を介してバンパ部材 4' を取り付けただけの簡単な構造なので、従来の樹脂封止では取り扱いが困難な極薄の半導体素子を使用することができる。

【 0 0 2 2 】

この半導体装置 7 の実装について図 4 を参照して説明する。図 4 (a) に示すように、半導体装置 7 はバンパ部材 4' の上面を実装ヘッド 1 0 によって吸着して保持され、実装ヘッド 1 0 を移動させることにより、基板 1 1 の上方に位置する。そして半導体装置 7 のバンプ 2 を基板 1 1 の電極 1 2 に位置合わせした状態で、実装ヘッド 1 0 を下降させて半導体素子 1' のバンプ 2 を基板 1 1 の電極 1 2 に上に着地させる。

【 0 0 2 3 】

その後基板 1 1 を加熱することにより、バンプ 2 を電極 1 2 に半田接合する。

すなわち、半導体装置 7 を基板 1 1 へ搭載する際のハンドリングにおいて、実装ヘッド 1 1 によって、保持部であるバンパ部材 4' を保持する。なおバンパ 2 の電極 1 2 との接合に、導電性樹脂接着材による接合方法を用いてもよい。

【 0 0 2 4 】

この半導体装置 7 を基板 1 1 に実装して成る実装構造は、半導体装置 7 の電極であるバンパ 2 をワークである基板 1 1 の電極 1 2 に接合することにより半導体装置 7 が基板 1 1 に固定される形態となっている。図 4 (c) に示すように、実装後に基板 1 1 に何らかの外力により、撓み変形が発生した場合には、半導体装置 7 のうち半導体素子 1' は薄くて撓みやすいため、基板 1 1 の撓み変形に対して半導体素子 1' のみが追従変形する。このとき、バンパ部材 4' は半導体素子 1' の中央部のみと局部的に接合されているため、半導体素子 1' の追従変形は、バンパ部材 4' によって拘束されることなく許容される。

【 0 0 2 5 】

さらに本発明の半導体装置において $100\mu\text{m}$ 以下の極薄の半導体素子を用いることにより、半導体素子 1' と基板 1 1 との熱膨張率の差に起因してバンパ 2 に発生する応力を小さくできる。従来のバンパ付電子部品（半導体装置）では、厚い半導体素子を使用していたので、バンパ 2 に発生する応力が過大となり断線する可能性があった。このため、バンパ付電子部品と基板との間にアンダーフィル樹脂等の補強を必要としていた。半導体素子 1' を極薄とすることにより、実装後にアンダーフィル樹脂を充填するなどの補強処理を必要とすることなく接合部の応力が緩和され、単に半導体素子 1' とバンパ部材 4' とを接着材により接合するという簡易な形態のパッケージ構造で、実装後の信頼性を確保が実現される。

【 0 0 2 6 】

(実施の形態 2)

図 5、図 6 は本発明の実施の形態 2 の半導体装置の製造方法の工程説明図である。なお、図 5、図 6 は半導体装置の製造方法を工程順に示している。

【 0 0 2 7 】

図 5 (a) において、1 は実施の形態 1 に示す半導体ウェハと同様に、複数の

半導体素子が形成された半導体ウェハであり、上面には外部接続用のバンプ 2 が形成されている。半導体ウェハ 1 の下面にはシート 6 が貼着され、図 5 (b) に示すようにシート 6 で補強された状態で、半導体ウェハ 1 のダイシングが行われ、各半導体素子 1' の境界にはダイシング溝 1 a が形成される。次いでこの状態で各半導体素子 1' のバンプ形成面には、薄化工程での補強用のシート 3 が貼着される。そしてシート 3 によって補強された状態で、各半導体素子 1' のバンプ形成面の裏面の薄化が一括して行われる。これにより、半導体素子 1' は約 50 μm の厚さまで薄化されるとともに、ダイシング溝 1 a によって個別に分離される。

【0028】

次に、図 5 (d) に示すように半導体素子 1' とバンパ板 4 との貼着が一括して行われる。すなわち、実施の形態 1 に示すものと同様のバンパ板 4 の上面に半導体素子 1' の区画に対応した位置に接着材 5 が塗布される。ここで、接着材 5 は半導体素子の中央部に対応した位置のみに塗布され、接着材 5 としては、バンパ板 4 の材質よりも弾性係数が小さいものが用いられる。そしてこの接着材 5 の塗布面に対して薄化された半導体素子 1' を貼着する。

【0029】

次に図 6 (a) に示すように、半導体素子貼着後のバンパ板 4 の下面には、ダイシング工程における補強用のシート 6 が貼着され、シート 6 によって補強されたバンパ板 4 に対してダイシングが行われる。ここでは半導体素子 1' のバンプ形成面のシート 3 を除去した後、図 6 (b) に示すようにバンパ板 4 を半導体素子 1' のダイシング幅 b 1 よりも狭いダイシング幅 b 2 で切り分け、個片のバンパ部材 4' とする。そして、接着材 5 によって半導体素子 1' と接着されたバンパ部材 4' をシート 6 から 1 個ずつ剥離することにより、図 6 (c) に示すように実施の形態 1 に示すものと同様の個片の半導体装置 7 が完成する。この半導体素子 7 は、実施の形態 1 と同様にテーピング処理が行われる。

【0030】

(実施の形態 3)

図 7、図 8 は本発明の実施の形態 3 の半導体装置の製造方法の工程説明図、図

9 は本発明の実施の形態 3 の半導体装置の実装方法の説明図である。なお、図 7、図 8 は半導体装置の製造方法を工程順に示している。

【 0 0 3 1 】

図 7 (a) において、1 は実施の形態 1、2 と同様の半導体ウェハであり、上面に外部接続用のバンプ 2 が形成されている。次に図 7 (b) に示すように、半導体ウェハ 1 の上面の電極形成面にはシート 3 が貼着され、シート 3 によって補強された状態で半導体素子下面の薄化加工が行われる。これにより、半導体ウェハ 1 は約 $50\text{ }\mu\text{m}$ の厚さまで薄化される。

【 0 0 3 2 】

この後、半導体ウェハ 1 の下面には、ダイシング工程における補強用のシート 6 が貼着され、薄化時の補強用のシート 3 が除去される。次いで、シート 6 によって補強された半導体ウェハ 1 はダイシング工程に送られ、ここで図 7 (c) に示すようにダイシング溝 1 a が加工され、半導体ウェハ 1 は各半導体素子 1' 毎に切り分けられる。そして切り分けられた半導体素子 1' は、シート 6 から剥離されて図 8 (a) に示すように個片毎に取り出される。

【 0 0 3 3 】

次に、半導体素子 1' のバンパケース 1 4 への貼着が行われる。本実施の形態 3 で用いられる保持部は、図 8 (b) に示すように、周囲に突部 1 4 a が設けられ半導体素子 1' が接合される部分に凹部 1 4 b が形成された形状のバンパケース 1 4 である。凹部 1 4 b 内には半導体素子 1' の中央部に対応した部分にのみ接着材 5 が塗布される。そして図 8 (c) に示すように、凹部 1 4 b 内に半導体素子 1' が搭載され、接着材 5 によってバンパケース 1 4 と半導体素子 1' が接合される。これにより、半導体装置 1 5 が完成する。ここで、半導体素子 1' との接着状態において、バンパケース 1 4 の突部 1 4 a の端部は、半導体素子 1' のバンプの下端から突出しないように寸法設定がなされている。

【 0 0 3 4 】

このバンパケース 1 4 は、実施の形態 1、2 と同様に、半導体装置 1 5 のハンドリング用の保持部として機能すると共に、半導体素子 1' を外力や衝撃から保護するバンパとしての役割をも有するものである。本実施の形態 3 では、半導体

素子 1' の側方をも保護する形状となっていることから、半導体装置 15 の信頼性が更に向上している。この後、図 8 (d) に示すように半導体装置 15 は上下反転され、同様にテーピング処理される。これにより、電子部品実装装置による半導体装置 15 の実装が可能な状態となる。

【0035】

この半導体装置 15 の実装について図 9 を参照して説明する。図 9 (a) に示すように、半導体装置 15 はバンパケース 14 の上面を実装ヘッド 10 によって吸着して保持され、実装ヘッド 10 を移動させることにより、基板 11 の上方に位置する。本実施の形態 3 では、基板 11 上面の電極 12 の周囲（バンパケース 14 の突部 14 a に対応する位置）に予め接着材 16 が塗布されている。そして半導体装置 15 のバンプ 2 を基板 11 の電極 12 に位置合わせした状態で、実装ヘッド 10 を下降させて半導体素子 1' のバンプ 2 を基板 11 の電極 12 に上に着地させる。

【0036】

これにより、バンパケース 14 の突部 14 a が基板 11 上面の接着材 16 に接触する。この後基板 11 を加熱することにより、図 9 (b) に示すようにバンプ 2 を電極 12 に半田接合するとともに、バンパケース 14 が接着材 16 により基板 11 に固着される。すなわち、実施の形態 3 における実装動作も、半導体装置 15 のハンドリングにおいて保持部であるバンパケース 14 を実装ヘッド 10 によって保持する形態となっている。

【0037】

この半導体装置 15 を基板 11 に実装して成る実装構造は、半導体装置 15 の電極であるバンプ 2 をワークである基板 11 の電極 12 に接合するとともに、バンパケース 14 の周囲が基板 11 に接合されることにより、半導体装置 15 が基板 11 に固定される形態となっている。この実装構造においても、半導体素子 1' のたわみが許容される構造となっており、実施の形態 1, 2 に示す半導体素子と同様の効果を得る。

【0038】

さらに、図 9 (b) に示すように、本実施の形態 3 においては、実装後に半導

体装置 1 5 の半導体素子 1' の部分は、上面及び周囲を完全に密閉された構造となるため、基板 1 1 の電極 1 2 との接合部への水分や異物の混入が防止され、実装後の信頼性を向上させることができる。

【 0 0 3 9 】

【発明の効果】

本発明によれば、半導体装置を半導体素子の電極形成面の裏面にハンドリング用の保持部を接着材により接合された構成とし、保持部は半導体素子のサイズよりも大きくかつ半導体素子の中央部のみと局部的に接合された構成とすることにより、薄化された半導体素子の取り扱いが容易で実装後の実装信頼性が高い半導体装置を実現できる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 の半導体装置の製造方法の工程説明図

【図 2】

本発明の実施の形態 1 の半導体装置の製造方法の工程説明図

【図 3】

本発明の実施の形態 1 の半導体装置の斜視図

【図 4】

本発明の実施の形態 1 の半導体装置の実装方法の説明図

【図 5】

本発明の実施の形態 2 の半導体装置の製造方法の工程説明図

【図 6】

本発明の実施の形態 2 の半導体装置の製造方法の工程説明図

【図 7】

本発明の実施の形態 3 の半導体装置の製造方法の工程説明図

【図 8】

本発明の実施の形態 3 の半導体装置の製造方法の工程説明図

【図 9】

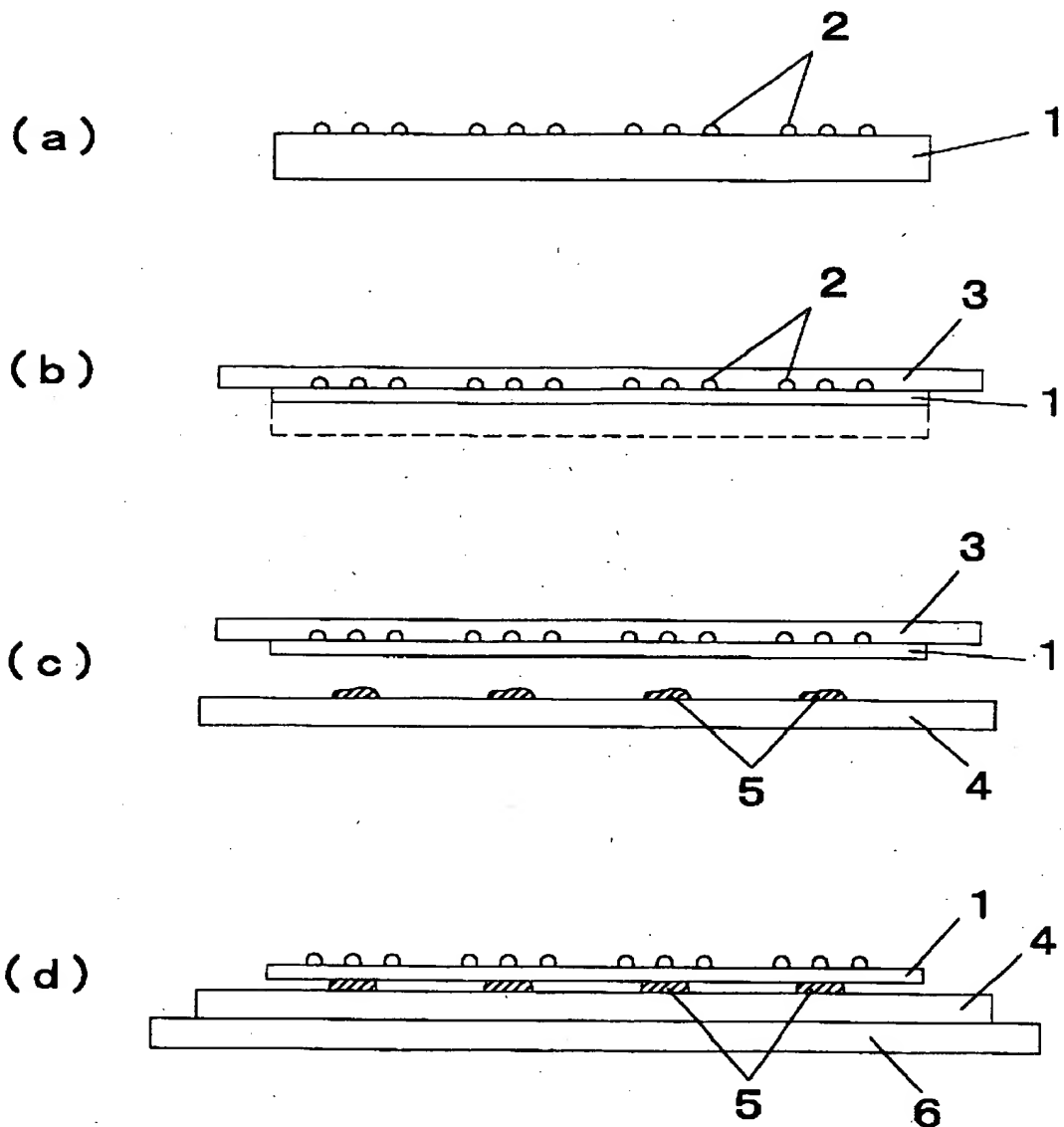
本発明の実施の形態 3 の半導体装置の実装方法の説明図

【符号の説明】

- 1 半導体ウェハ
- 1' 半導体素子
- 2 バンプ
- 3 シート
- 4 バンパ板
- 4' バンパ部材
- 5 接着材
- 6 シート
- 7、15 半導体装置
- 8 部品コード
- 11 基板
- 12 電極
- 14 バンパケース

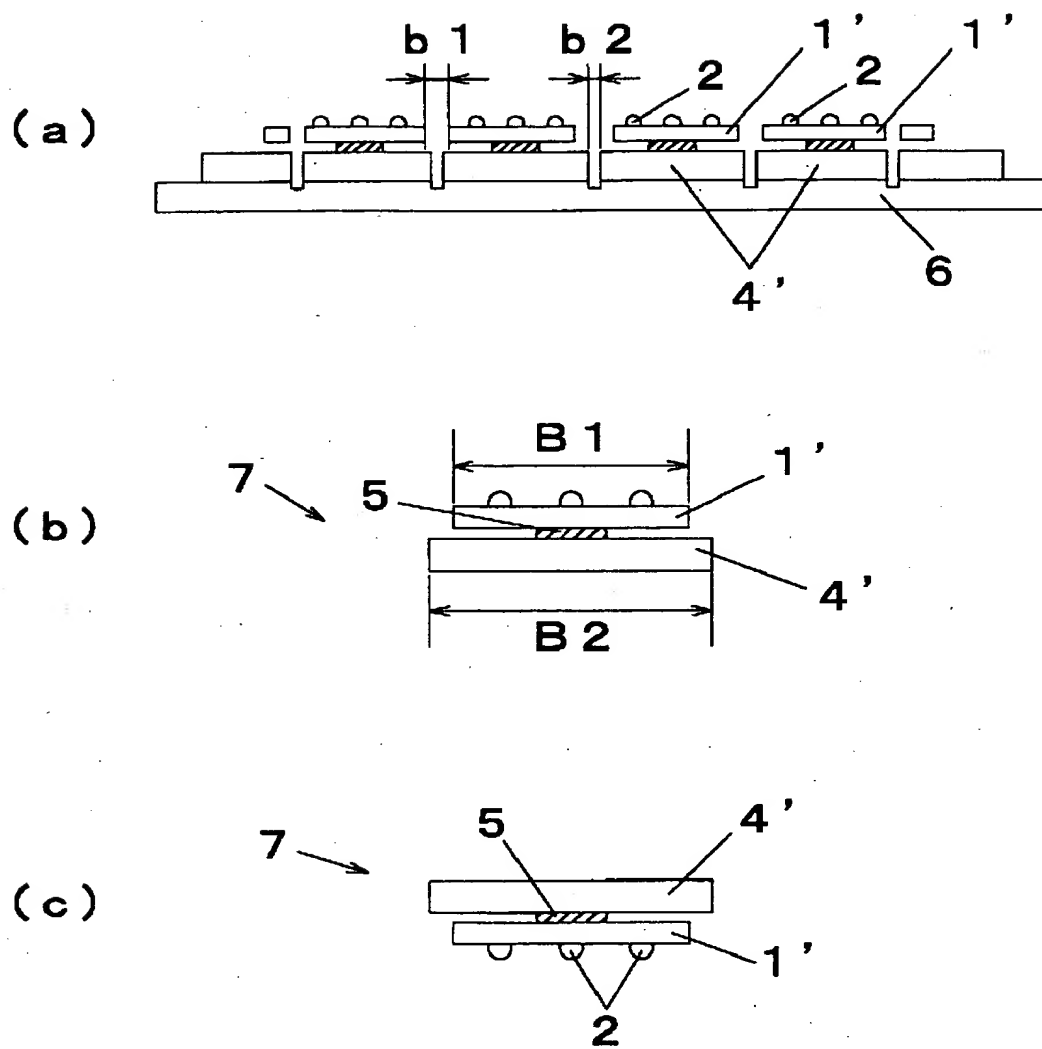
【書類名】 図面

【図 1】



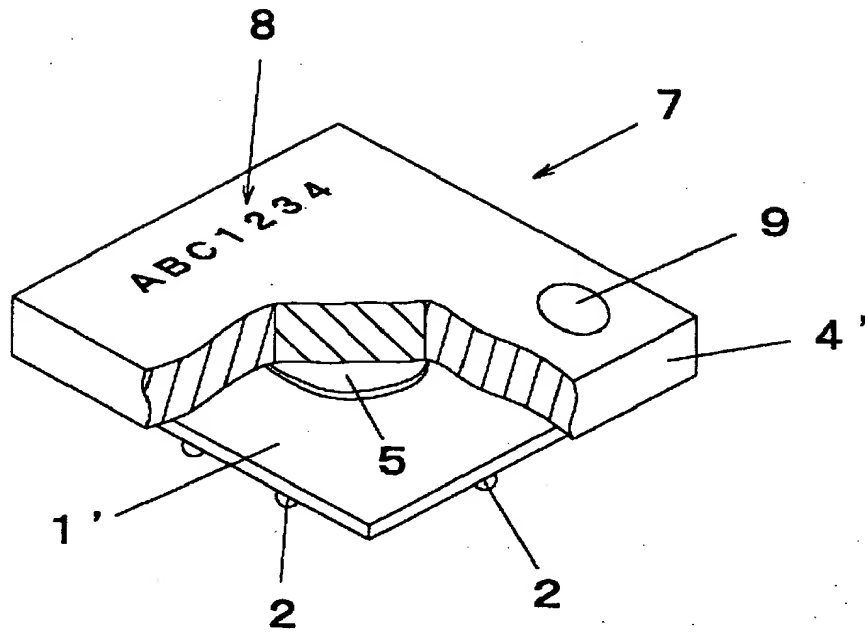
- | | | | |
|---|--------|---|------|
| 1 | 半導体ウェハ | 4 | パンパ板 |
| 2 | バンプ | 5 | 接着材 |
| 3 | シート | 6 | シート |

【図 2】



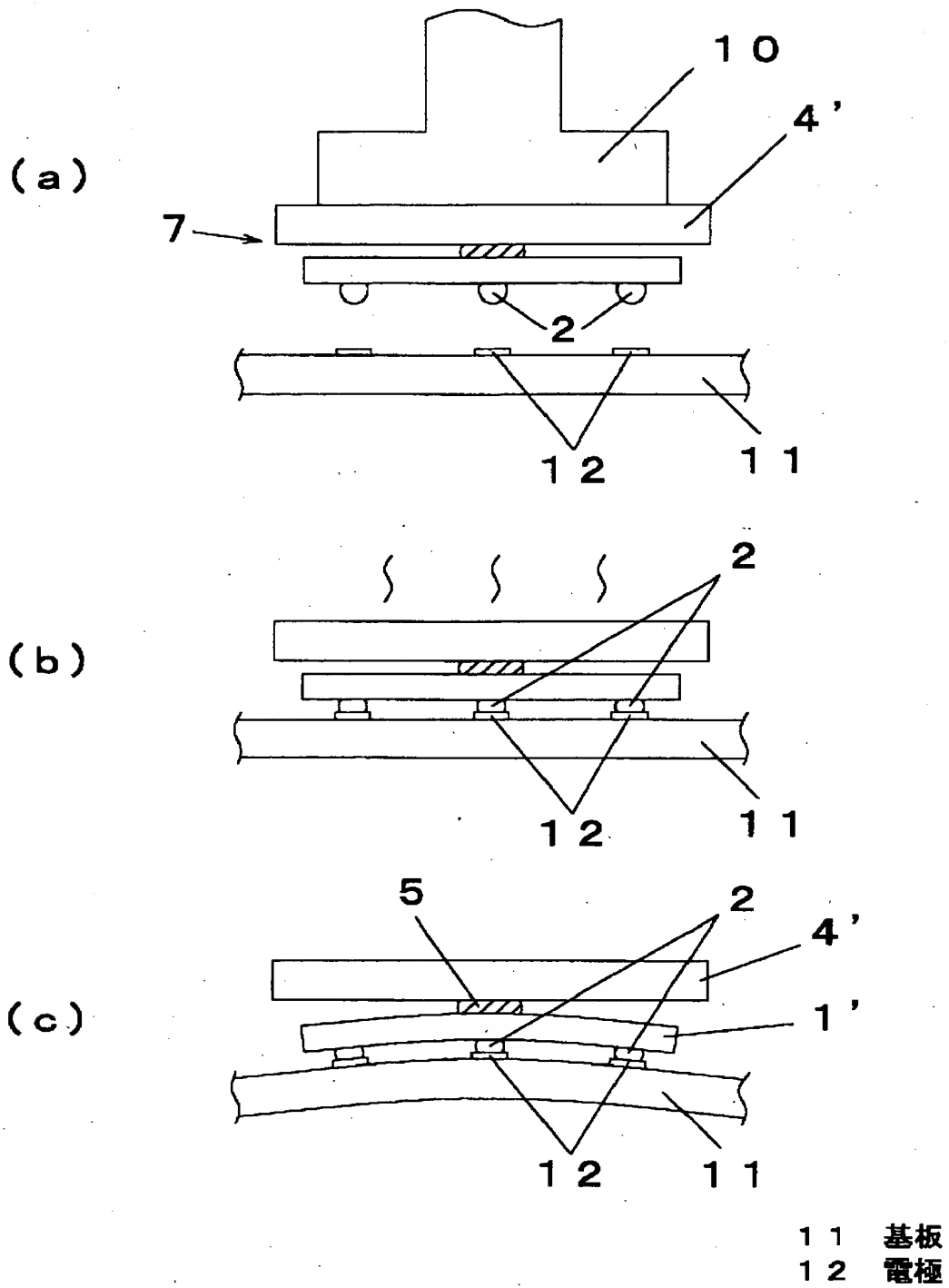
1' 半導体素子
4' パンパ部材
7 半導体装置

【図3】

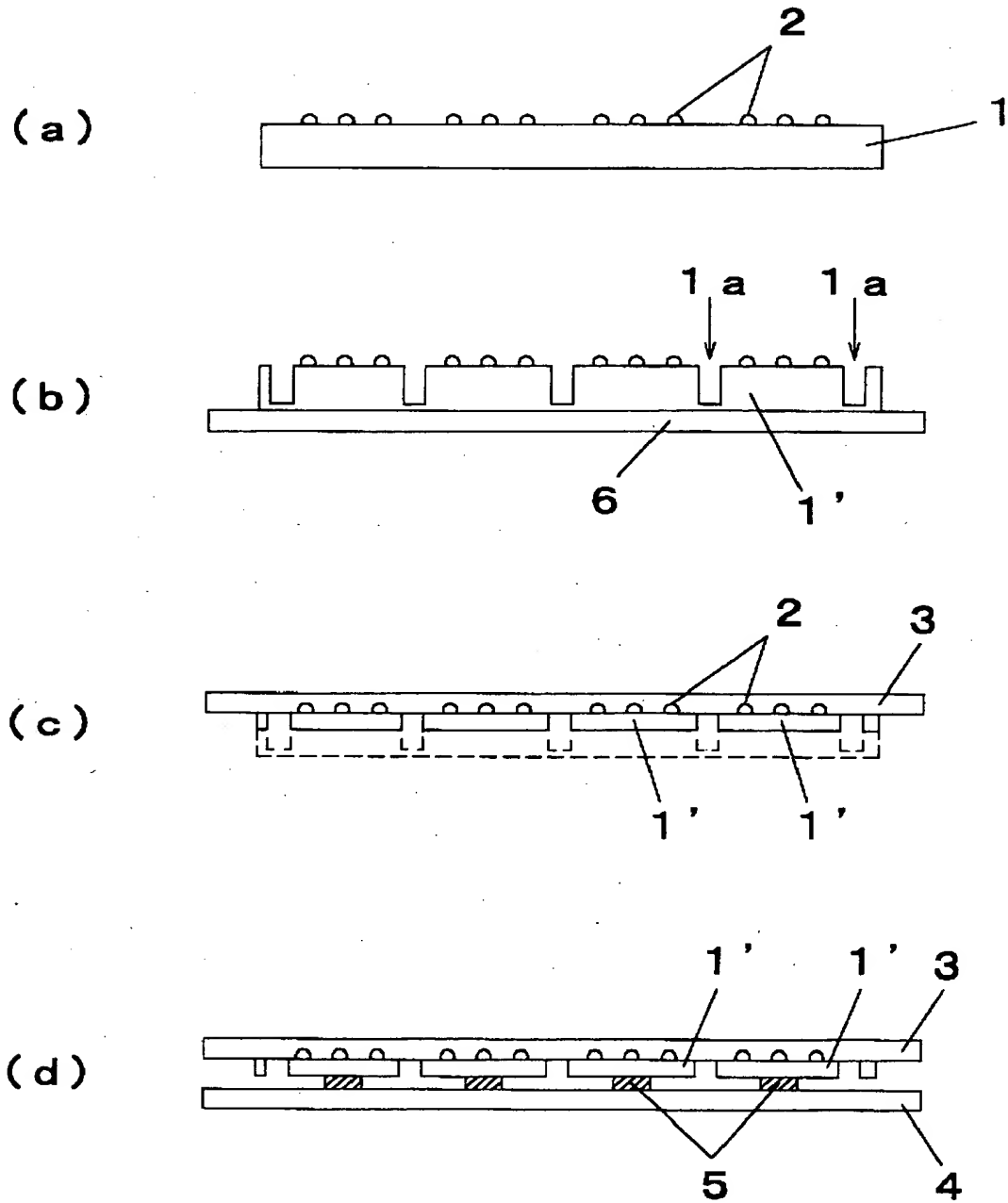


8 部品コード

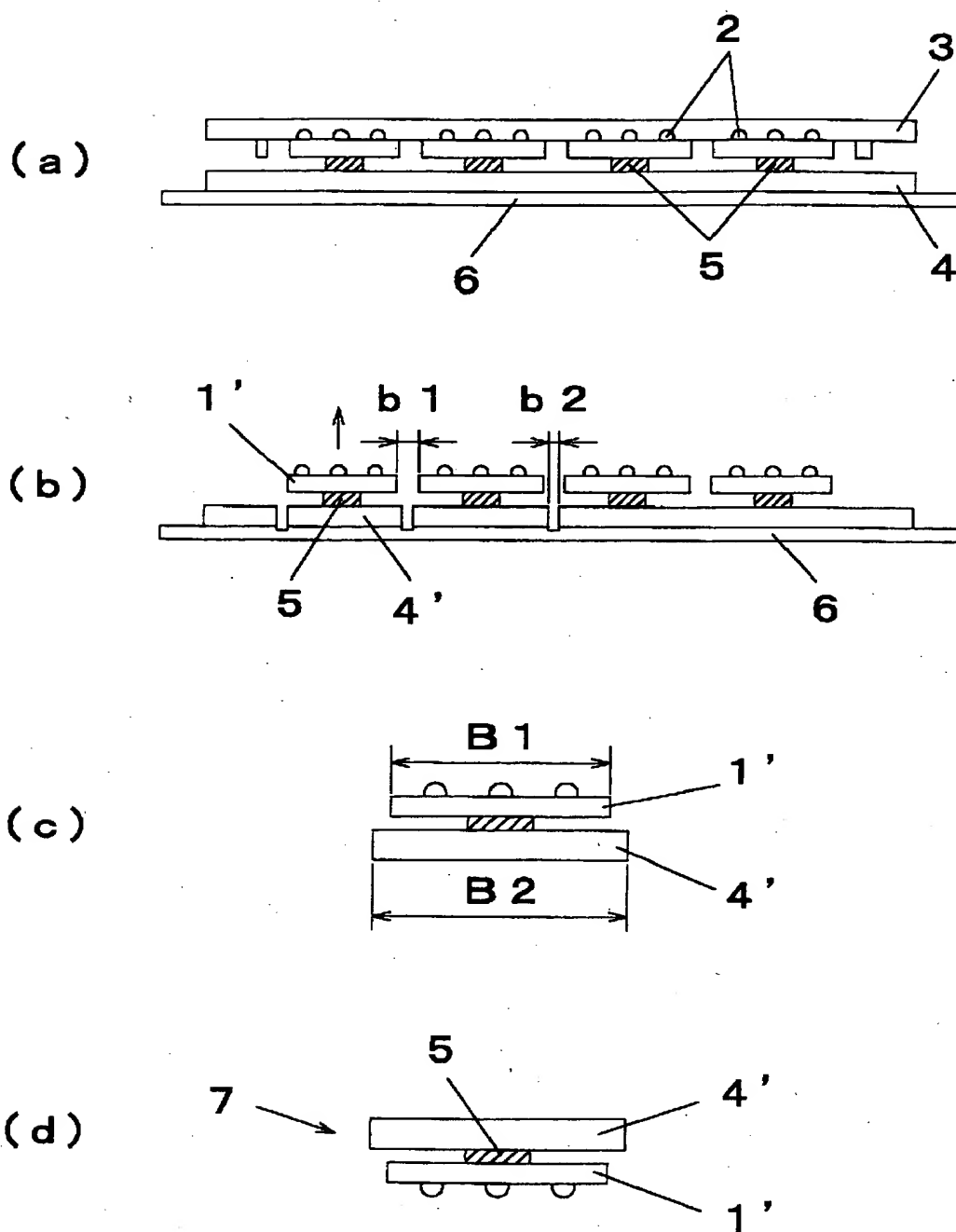
【図 4】



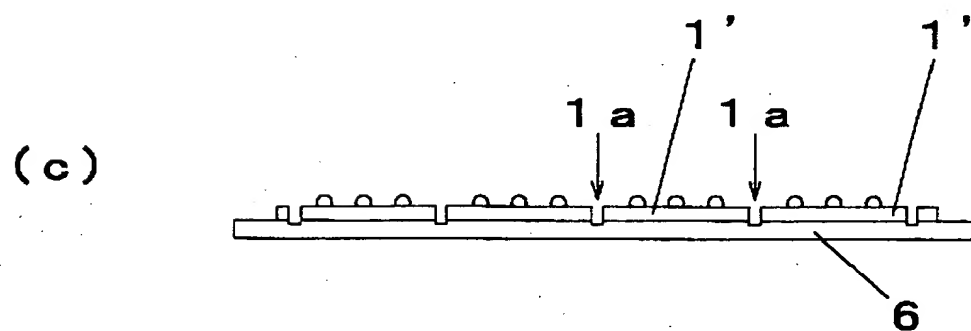
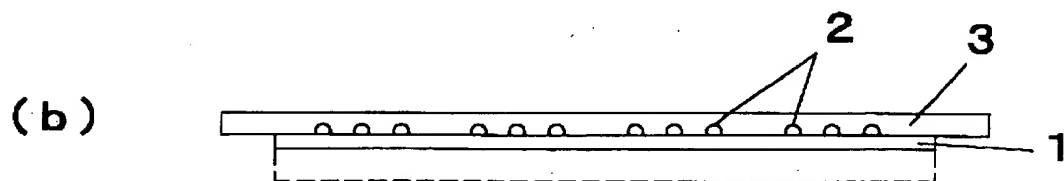
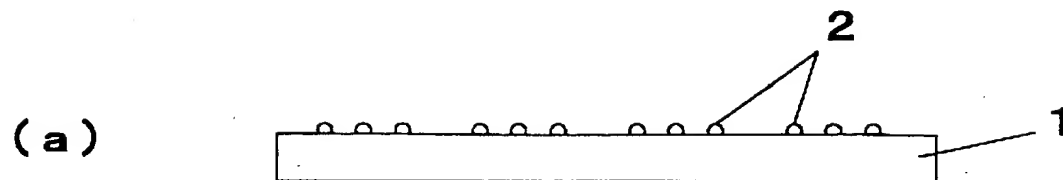
【図 5】



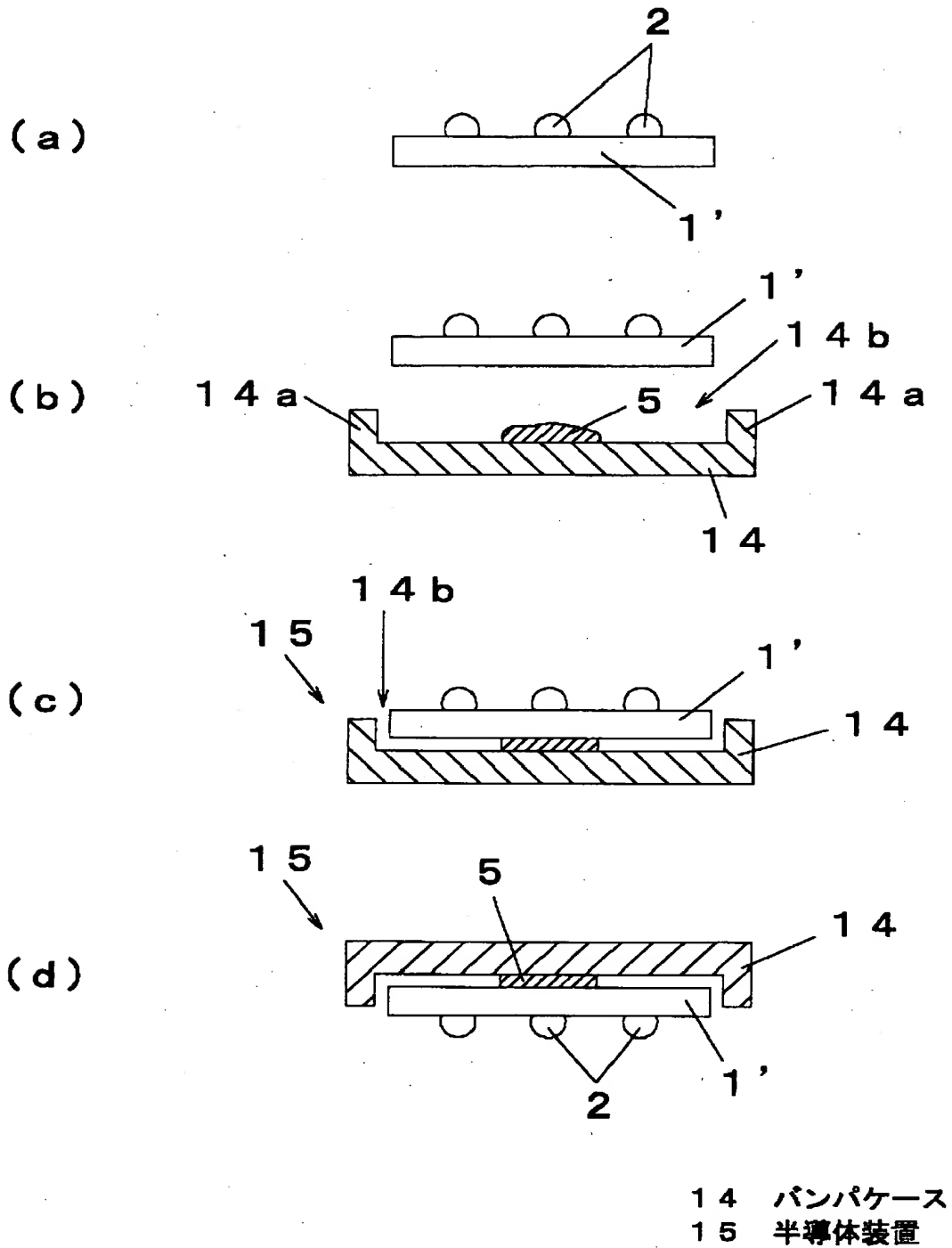
【図6】



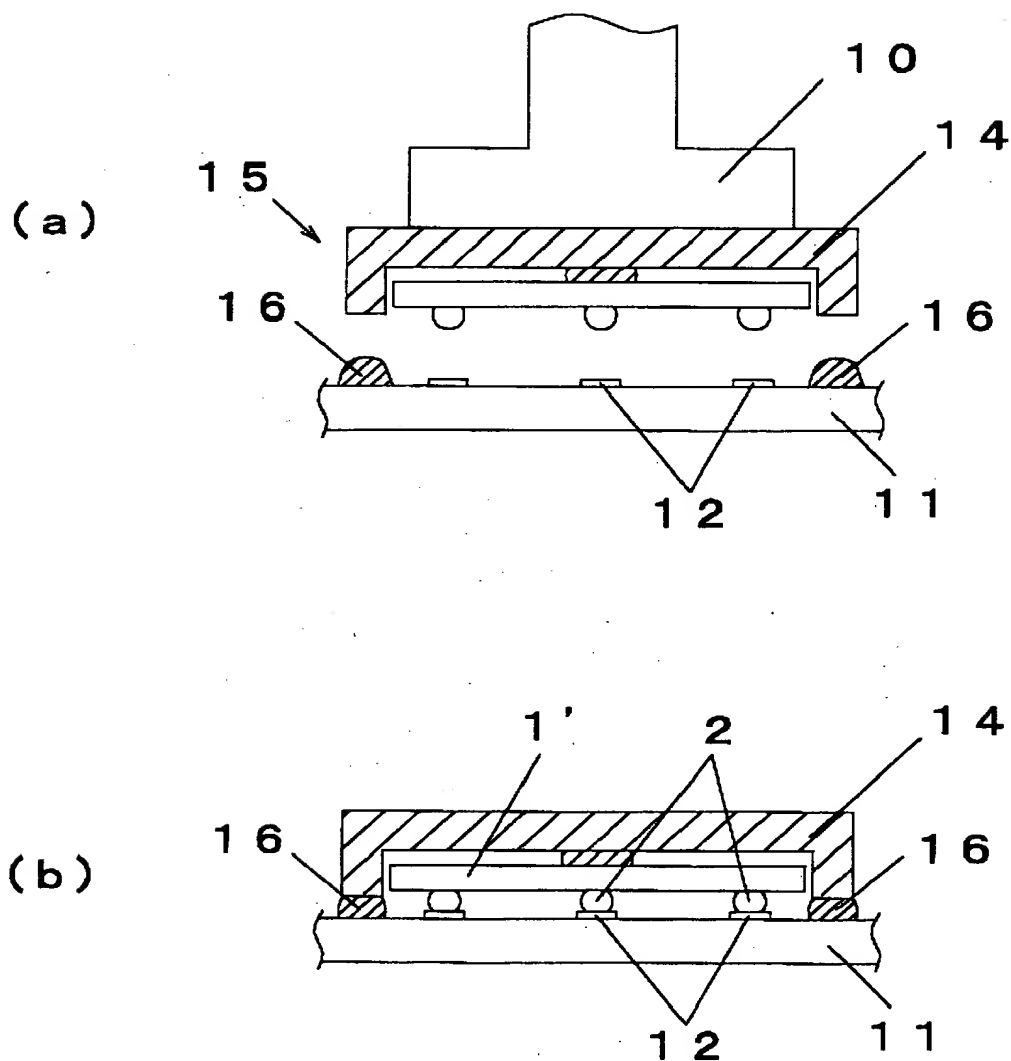
【図 7】



【図8】



【图 9】



【書類名】 要約書

【要約】

【課題】 薄化された半導体素子の取り扱いが容易で実装後の信頼性に優れた半導体装置および半導体装置の製造方法ならびに半導体装置の実装方法を提供することを目的とする。

【解決手段】 半導体素子 1' の電極形成面の裏面にハンドリング用のバンパ部材 4' を接着材 5 により接合して半導体装置 7 を構成する。バンパ部材 4' は半導体素子 1' のサイズよりも大きくかつ半導体素子 1' の中央部のみと局部的に接合された構造とする。これにより、半導体装置 7 のハンドリングを容易にするとともに、実装後の基板 1 1 の変形に半導体素子 1' を追従変形させることができ、ヒートサイクルにおける熱応力を有効に緩和することができる。

【選択図】 図 4

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社